

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-276750

(43)Date of publication of application : 06.12.1991

(51)Int.Cl.

H01L 25/065
H01L 21/321
H01L 21/60
H01L 25/07
H01L 25/18
H01L 27/146

(21)Application number : 02-078227

(71)Applicant : NEC CORP

(22)Date of filing : 27.03.1990

(72)Inventor : YAMAGATA TOSHIO

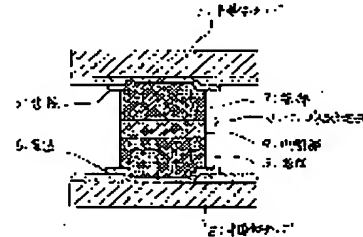
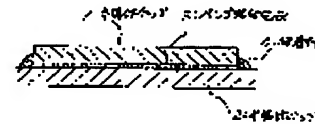
(54) HYBRID ELEMENT AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To prevent deterioration of characteristics such as an increase in noise caused by an increase in contact resistance, peeling between both a pair of semiconductor chips by bonding the periphery of semiconductor chips in which a base in contact of bump bonding electrodes with the chips is made of indium and an intermediate part is made of an indium-gallium alloy and bonded to the peripheries of the chips with adhesive.

CONSTITUTION: A pair of opposed semiconductor chips 1, 2 are electrically connected to bump bonding electrodes 3, and mechanically bonded at the peripheries with adhesive 4. The electrodes 3 are made of indium at the bases 7, 8 in contact with the electrodes 5, 6 of the chips 1, 2, and an intermediate part 9 is made of indium-gallium alloy.

Accordingly, the melting point of the indium-gallium alloy of eutectic composition is low to about 17° C, the part 9 of the electrodes 3 is melted at a normal ambient temperature, and a problem of improper electric connection due to an oxide film by bonding by bumps made only of indium is eliminated. On the other hand, since the adhesive 4 of the periphery contributes to its mechanical bonding strength at the ambient temperature and the adhesive 4 and the solidified electrodes 3 contributes thereto at the time of operation cooled to 77K, a problem of peeling is obviated.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報(A)

平3-276750

⑬ Int.Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)12月6日

H 01 L 25/065
21/321
21/60
25/07
25/18
27/146

3 1 1 Q

6918-4M

7638-4M

8122-4M

6940-5F

H 01 L

25/08

27/14

21/92

B

F

D

審査請求 未請求 請求項の数 2 (全5頁)

⑮ 発明の名称 ハイブリッド素子及びその製造方法

⑯ 特 願 平2-78227

⑰ 出 願 平2(1990)3月27日

⑱ 発 明 者 山 形 敏 男 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代 理 人 弁理士 菅 野 中

明 細 書

1. 発明の名称

ハイブリッド素子及びその製造方法

2. 特許請求の範囲

(1) 対向させた一対の半導体チップを電気的に接続するパンプ結合電極を有するハイブリッド素子であって、

前記パンプ結合電極は、前記一対の半導体チップに接する基部がインジウムからなり、中間部がインジウムとガリウムとの合金からなるものであり、

さらに前記一対の半導体チップの周辺部を接着剤で機械的に結合したことを特徴とするハイブリッド素子。

(2) 一対の半導体チップのそれぞれにインジウムからなるパンプ電極を形成し、前記一対の半導体チップの少なくとも一方に、ガリウムの薄膜を形成した平滑な基板を対向接触させて前記パンプ電極の接触部すなわち頭部を合金化してから前記平滑な基板を剥離した後、前記一対の半導体チップ

を対向して結合し、さらにその周辺部を接着剤で固定することを特徴とするハイブリッド素子の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は一対の半導体チップを相互のパンプ電極同士を対向させて電気的、機械的に結合するハイブリッド素子及びその製造方法に関する。

(従来の技術)

半導体基板上に赤外線検出素子が配設されている光電変換用半導体チップと、検出信号を処理する回路が形成されたシリコンIC半導体チップとを数千点以上の対応するパンプで結合したハイブリッド型赤外線イメージセンサーが知られている。こうしたパンプ結合は、例えば特開昭59-155162号に示されているように、両チップのそれぞれ対応する位置にインジウム等の軟質金属からなる円柱状のパンプ結合電極を形成し、目合わせして熱圧着し、電気的かつ機械的に結合するものである。

[発明が解決しようとする課題]

このとき、対応するパンプ素子は電気的、機械的に充分に結合されなければならないが、従来のパンプ結合電極では必ずしも充分ではなかった。一般に光電変換用半導体チップでは温度を上げると素子特性が劣化するため、例えばHgCdTeでは印加できる温度は100℃以下に制限される。一方、100℃以下で融解するものとしてガリウムや、インジウムとガリウムとの合金が知られているが、パンプ形成プロセスの際の温度で融解してしまうなどの困難がある。従って通常はパンプ結合電極としてインジウムが用いられ、結合は融解ではなく、あくまでも熱圧着によっている。しかし、このインジウムの表面に酸化皮膜が形成されていると、加熱と加圧をしても酸化皮膜は破れにくく、これが結合の邪魔をして導通不良といった故障や、接触抵抗の増加からくるノイズの増大といった特性の劣化、さらには両チップ間の剥離を招き易い。

本発明の目的は、上記の欠点を解決し、充分に結合できるハイブリッド素子及びその製造方法を提供することにある。

- 3 -

【実施例】

次に、本発明の実施例について図面を参照して説明する。

第1図は本発明のハイブリッド素子の一実施例を示す断面図であり、第2図はパンプ結合電極の拡大断面図である。

対向させた一対の半導体チップ1, 2は、パンプ結合電極3によって電気的に接続し、周辺部を接着剤4で機械的に結合している。またパンプ結合電極3は半導体チップ1, 2のそれぞれの電極5, 6に接する基部7, 8はインジウムとし、中間部9はインジウムとガリウムとの合金としている。ここで、パンプ結合電極3の厚さは約20 μ m、また中間部9のインジウムとガリウムとの合金厚さが約2 μ m、組成比はインジウムが約16%の共晶組成としている。

良く知られているように、共晶組成のインジウムとガリウムとの合金の融点は約17℃と低く、通常の室温ではパンプ結合電極3の中間部9は融けた状態となっており、従来のインジウムのみのパ

【課題を解決するため】

前記目的を達成するため、本発明に係るハイブリッド素子においては、対向させた一対の半導体チップを電気的に接続するパンプ結合電極を有するハイブリッド素子であって、

前記パンプ結合電極は、前記一対の半導体チップに接する基部がインジウムからなり、中間部がインジウムとガリウムとの合金からなるものであり、

さらに前記一対の半導体チップの周辺部を接着剤で機械的に結合したものである。

また、本発明に係るハイブリッド素子は、一対の半導体チップのそれぞれにインジウムからなるパンプ電極を形成し、前記一対の半導体チップの少なくとも一方に、ガリウムの薄膜を形成した平滑な基板を対向接触させて前記パンプ電極の接触部すなわち頭部を合金化してから前記平滑な基板を剥離した後、前記一対の半導体チップを対向して結合し、さらにその周辺部を接着剤で固定する製造方法により得られる。

- 4 -

ンプによる結合での酸化膜による電気的な接続不良の問題はない。一方、機械的な結合強度は室温では周辺部の接着剤4が、また77Kに冷却した動作時には接着剤4と固体化したパンプ結合電極3が寄与するため、剥離の問題もない。さらに、このインジウムとガリウムとの合金の中間部により、両半導体チップの熱膨張率の差による熱ストレスの影響を受けにくいという利点もあり、時間的な劣化もないものとなっている。

次に、このパンプ結合電極の形成方法を説明する。

第3図(a)~(d)は本発明のハイブリッド素子の製造方法の一実施例を工程順に示す部分拡大断面図である。

まず、第3図(a)に示すように従来の通常の形成方法によって半導体チップ11の電極15上にインジウムからなるパンプ基部17を形成する。次いで、第3図(b)に示すように、ガリウムの薄膜20を形成した平滑な基板21を対向接触させる。このとき、ガリウムの薄膜20は必ずしも融解している必要は

- 5 -

—324—

- 6 -

なく、温度は室温から35℃としておけば良い。
この状態で第3図(㉔)に示すようにガリウムの薄膜20とパンプ基部17の接触部25のインジウムを合金化させた後、第3図(㉕)に示すように平滑な基板21を剝離することで、頭部22がインジウムとガリウムとの合金からなるパンプ電極23の形成が完了する。一方半導体チップ12の電極16上には第3図(㉖)に示すようにインジウムのみからなるパンプ電極24を形成する。

ここで、高さ20μmのパンプ結合電極3を形成しようとする場合は、インジウムからなるパンプ基部17、及びパンプ電極24の高さをそれぞれ10μm程度とし、ガリウムの薄膜20の膜厚を1μm程度としておけば良い。また、ガリウムの薄膜20とパンプ基部17のインジウムを合金化させる時間としては、温度によっても変わるが、室温で10分程度でよい。

次に、第3図(㉗)に示すように両半導体チップ11、12を向い合わせ、目合わせして各々の対応するパンプ電極23、24を接触させることでパンプ電極が接続され、パンプ結合電極13の形成が完了する。

このとき、パンプ電極23の頭部22のインジウムとガリウムとの合金は融けた状態となっておりパンプ電極24のインジウムと容易に合金化し、パンプ結合電極13の中間部18となる。尚、このままでも従来のような酸化膜の問題はなく、十分な電気接続を行えるが、さらにこれを加熱、加圧することでより完全に接続することができる。

最後に、第3図(㉘)に示すように、結合した両半導体チップ11、12の周辺部を接着剤14で機械的に固定結合し、ハイブリッド素子の製造が完了する。ここで接着剤としては通常のエポキシ系接着剤でも、又やや弾力のあるシリコン系接着剤でも良い。

なお、以上の実施例では一方の半導体チップのパンプ電極の頭部のみをインジウムとガリウムとの合金としているが、これを両方の半導体チップに適用しても全く同様であることは言うまでもない。

〔発明の効果〕

以上説明したように本発明によれば、パンプ電極の接続部をインジウムとガリウムとの合金とし

- 7 -

- 8 -

ており、従来のインジウムパンプ結合での酸化膜による接続不良がないため、電気的に十分に接続され、かつ機械強度の問題もない、十分に結合されたハイブリッド素子が得られる。

4. 図面の簡単な説明

第1図は本発明のハイブリッド素子の一実施例を示す断面図、第2図はパンプ結合電極の拡大断面図、第3図(㉔)～(㉘)は本発明のハイブリッド素子の製造方法の一実施例を工程順に示す部分拡大断面図である。

1, 2, 11, 12…半導体チップ

3, 13…パンプ結合電極 4, 14…接着剤

5, 6, 15, 16…電極 7, 8, 17…基部

9, 19…中間部 20…ガリウムの薄膜

21…平滑な基板 22…頭部

23, 24…パンプ電極 25…接触部

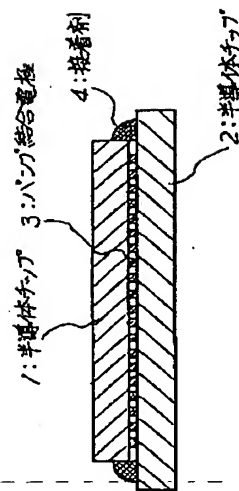
特許出願人 日本電気株式会社

代理人 弁理士 菅野 中

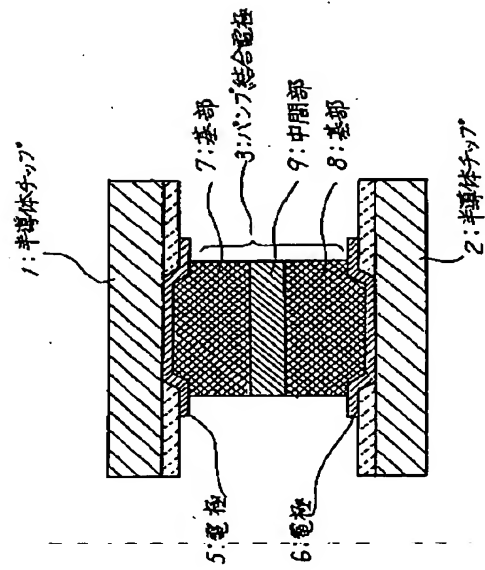


- 8 -

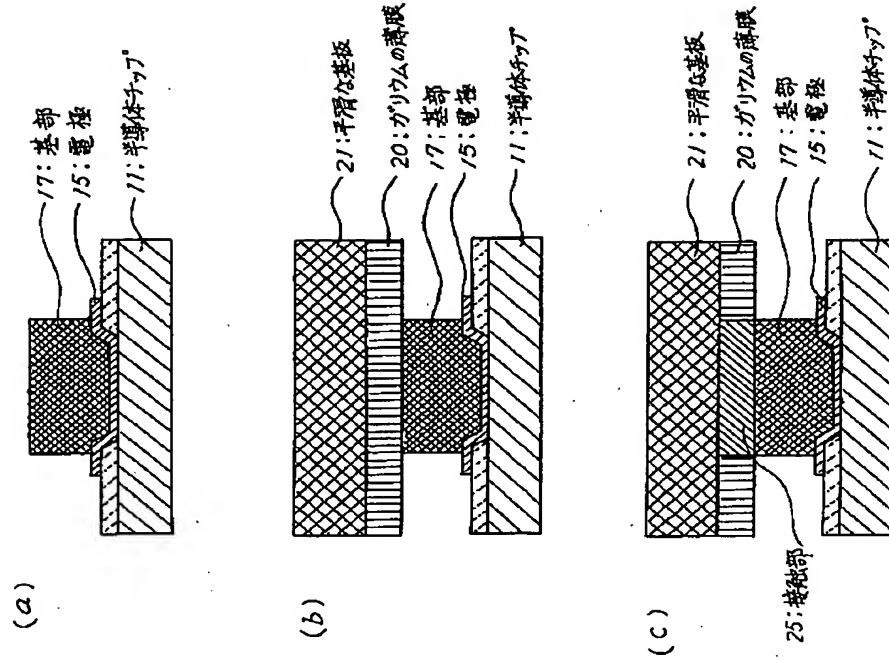
- 325 -



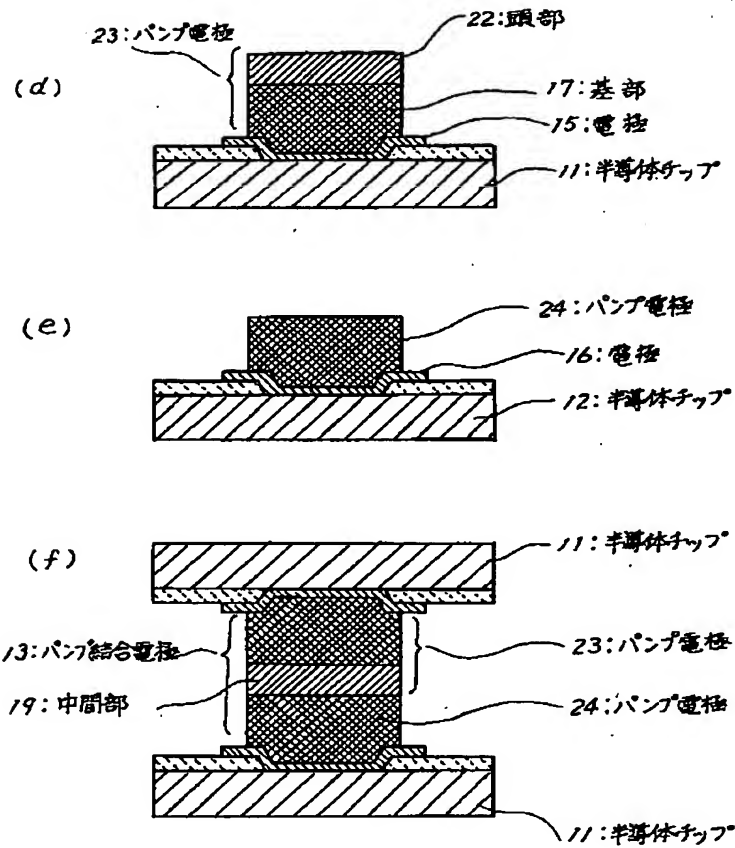
第 1 図



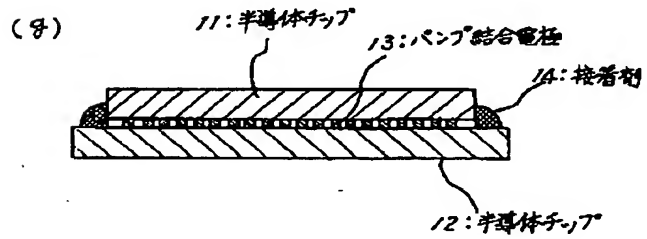
第 2 図



第 3 図



第 3 図



第 3 図